文章编号:1673-0062(2014)04-0044-07

# 基于 E1 接口的任意数量信道同步的实现方法

蒋 彦<sup>1</sup>, 胡玉蓉<sup>1</sup>, 谭璟慧<sup>2</sup>, 侯建伟<sup>1</sup>

(1. 南华大学 机械工程学院,湖南 衡阳 421001;2. 衡阳市疾病预防控制中心,湖南 衡阳 421001)

摘 要:针对通信设备具有多个 E1 接口且要求各 E1 链路传输同步的使用情况,介绍一种实现任意数量 E1 信道同步的方法.分析了成帧 E1 和非成帧 E1 多信道的同步方法,进行了试验测试对比,证明该同步方法的有效性.技术已成功用于实际工程.
 关键词:E1 接口;多信道;成帧;非成帧;复帧;同步帧
 中图分类号:TN919.3\*4 文献标识码:B

## The Implementation Method of Channel Synchronization of Any Number Based on E1 Interface

### JIANG Yan<sup>1</sup>, HU Yu-rong<sup>1</sup>, TAN Jing-hui<sup>2</sup>, HOU Jian-wei<sup>1</sup>

(1. School of Mechanical Engineering, University of South China, Hengyang, Hunan 421001, China;2. Hengyang Center for Disease Control and Prevention, Hengyang, Hunan 421001, China)

**Abstract**: Aiming at communication equipment with multiple E1 interfaces and the need of E1 link transmission synchronization, the paper introduces an implementation method of E1 channel synchronization of any number. By analyzing the multi-channel synchronization method of framed E1 and unframed E1 and carrying out the contrast tests, the effectiveness of the proposed synchronization method has been demonstrated.

key words: E1 interface; multi-channel; framed; unframed; multiframe; synchronous frame

0 引 言

E1 接口已经成熟的应用于众多通信设备中, 由于通信传输网络基础设施条件所限,一些突发 事件(如抢险抗灾)的指挥现场可能无法提供理 想带宽传输线路,常采用 n \* 2 Mbit/s(*n* = 1~64, 常用1、2、3、4和4的倍数)专线捆绑方式,满足现 场大带宽传输需求.但基于传输安全考虑人为增 加不同传输路由信道,或因个别2Mbit/s信道误 码率大而使用不同传输路由信道,使得多条不同 物理传输路由信道捆绑在一起,可能导致通信质 量变差和业务中断的情况出现.如在高清视频业

基金项目:湖南省教育厅基金资助项目(13C801)

作者简介:蒋 彦(1980-),男,广西全州人,南华大学机械工程学院讲师,硕士.主要研究方向:测试计量技术及仪器.

收稿日期:2014-07-17

务上会出现丢帧、马赛克、模糊抖动等问题;在数据通信应用上会出现报文乱序、通道队列缓存溢出等问题,某些协议(如TCP)会将乱序报文做错误报文丢弃处理并要求报文重传,极端情况下会发生链接失败直接导致通信业务中断.近几年,多个路由信道捆绑而传输不同步,成为制约 E1 接口设备业务发展的关键因素.

## 1 任意数量信道同步实现原理

如图1所示,将所有E1传输信道内的业务按物理线路的对应关系,以及业务到达时间的先后

顺序依次存放在相对应的缓存队列中,先到达的 业务先缓存.在发送方向,定时向各个信道同时插 入内容一致的同步帧.在接收方向,从各个信道提 取接收到的同步帧并进行同步状态分析,根据同 步帧的实际到达时间计算各个信道的延迟时间并 产生相应的同步补偿控制信号.接收方向再根据 同步补偿控制信号进行相应的同步补偿处理后, 将各个信道缓存队列中的业务同步输出至 E1 设 备,从而实现多个传输信道上的业务到达 E1 设 备是同步的.



图 1 任意数量信道同步实现原理示意图 Fig. 1 The principle diagram of channel synchronization of any number

## 2 成帧 E1 的任意数量信道同步方法

### 2.1 同步帧的构造及插入方法

#### 2.1.1 同步帧的构造方法

定义同步帧为 16 bit 序号,序号范围为 0~65535,用 T\_idx 表示. 以较为复杂的 PCM30C 和

PCM31C 帧结构(如表1所示)为例,对成帧 E1 结构同步方法进行具体说明.

选择复帧的 Si bit 作为同步帧的承载位置. 依 次在 SMF-I 帧的 Sa4 bit 承载同步帧的 bit 0、Sa5 bit 承载同步帧的 bit 1,依此类推. 可根据实际的同步 精度要求选择每个 E1 帧中用于承载同步帧的 Si bit 数量,仅以 Sa4 bit 和 Sa5 bit 为例进行说明. 由 于每个 E1 帧使用 2 bit 承载同步帧信息,同步帧定 义为: {SMF-I-Sa4, SMF-I-Sa5, SMF-I-Sa4, SMF-I-Sa5, SMF-I-Sa4, SMF-I-Sa5, SMF-I-Sa4, SMF-I-Sa5, SMF-II-Sa4, SMF-II-Sa5, SMF-II-Sa4, SMF-II-Sa5, SMF-II-Sa4, SMF-II-Sa5, SMF-II-Sa4, SMF-II-Sa5 }, 故每个同步帧标记了 16 个 E1 帧,即所有同步帧可 标记 2^16 \* 16 = 1 048 576 个 E1 帧,同步帧可区分 范围为 1 048 576 帧 \* 125 us/帧 = 131.072 s,则该 同步帧可同步范围为 131.072 s/2 = 65.536 s.

	乙有帖	临4户 旦	每帧的1至8位							
	丁复帜	帜细亏	1	2	3	4	5	6	7	8
	Ι	0	C1	0	0	1	1	0	1	1
		1	0	1	Α	Sa4	Sa5	Sa6	Sa7	Sa8
		2	C2	0	0	1	1	0	1	1
		3	0	1	А	Sa4	Sa5	Sa6	Sa7	Sa8
		4	C3	0	0	1	1	0	1	1
		5	1	1	Α	Sa4	Sa5	Sa6	Sa7	Sa8
		6	C4	0	0	1	1	0	1	1
有帖		7	0	1	Α	Sa4	Sa5	Sa6	Sa7	Sa8
友帜	П	8	C1	0	0	1	1	0	1	1
		9	1	1	Α	Sa4	Sa5	Sa6	Sa7	Sa8
		10	C2	0	0	1	1	0	1	1
		11	1	1	А	Sa4	Sa5	Sa6	Sa7	Sa8
		12	C3	0	0	1	1	0	1	1
		13	Е	1	А	Sa4	Sa5	Sa6	Sa7	Sa8
		14	C4	0	0	1	1	0	1	1
		15	Е	1	А	Sa4	Sa5	Sa6	Sa7	Sa8

	表 1 El CRC4 复帧结构及同步帧位置
Table 1	E1 CRC4 multiframe structure and the synchronous frame position

2.1.2 同步帧的插入方法

由 2.1.1 节可知,同步帧需要插在 E1 帧的 Sa4 bit 和 Sa5 bit,所以在 E1 接口的数据输入端 首先需要对 E1 数据进行定帧处理,对于 PCM30C 和 PCM31C 帧结构,还需要对 E1 数据进行定复 帧处理.

如图 2 所示,各个 E1 接口上数据到达的时间 不同,B 通道的 2 号复帧最先到达,然后到达的依 次为 C 通道的 3 号复帧、A 通道的 1 号复帧、B 通 道的 6 号复帧、D 通道的 4 号复帧,按照各个通道 数据到达的先后顺序依次存入相对应的缓存 Q1、 Q2、Q3、Q4 中.t10 时刻,Q2 缓存中有有效复帧数 据,将 2 号复帧从缓存中读出 E1 数据的同时将同 步序列号为 0x0000 的同步帧依次插入到 B 通道 的 2 号复帧的 Sa4 bit 和 Sa5 bit,将插入同步序列 号的新的 2 号复帧发送至传输链路上.在从 Q2 缓存中读到 2 号复帧的帧尾时(t11 时刻),更新 同步序列号为 0x0001.t11 时刻,Q1、Q3 缓存中也 有有效复帧数据,此时,并行从 Q1、Q2、Q3 缓存中 读出 E1 数据,同时将同步序列号为 0x0001 的同 步帧依次插入到 A 通道的 1 号复帧的 Sa4 bit 和 Sa5 bit、B 通道的 6 号复帧的 Sa4 bit 和 Sa5 bit、C 通道的 3 号复帧的 Sa4 bit 和 Sa5 bit,将插入同步 序列号的新的 1、6、3 号复帧发送至传输链路上. 同理,在 t12 时刻,将同步序列号为 0x0002 的同 步帧依次插入到 5、10、7、4 号复帧的 Sa4 bit 和 Sa5 bit,并将新的复帧发送至传输链路.

该方法要求代表同步帧的同步序列号在每个 复帧的帧尾处递增更新,保证下一复帧帧头到来 前同步序列号更新完毕,同步序列号递增至 0XFFFF 后翻转归零.因为使用复帧为单位进行 同步帧插入,因此极端情况下延时误差为一个复 帧的帧长时间,即125 us/帧 \* 16 帧 = 2 ms.



图 2 同步帧插入原理示意图 Fig. 2 The principle diagram of the insertion of synchronous frame

#### 2.2 通道延迟的解析方法

图 2 中的 E1 数据经过传输网络,由于各个 E1 通道的路由不同造成延时不等,其到达宿端时 的先后顺序如图 3 所示. 接收端对 E1 复帧进行定 帧后即可从 Sa4 bit 和 Sa5 bit 中提取同步序列号. 在tl时刻,C通道的3号复帧接收完毕,可以从 中提取其同步序列号0x0001,而此时其他通道由 于还没有完整的复帧接收完毕,因此tl时刻还无 法判断 C 通道与其他通道间的延时.在t2 时刻. A、C 通道均有完整的复帧接收完毕,其同步序列 号分别为 0x0001 (A 通道)、0x0002 (C 通道). 此 时通过比较两个序列号即可得到 A、C 通道间的 延时情况,0x0002-0x0001=1,即 A 通道较 C 通 道延时一个复帧周期2 ms. 同理,在t6 时刻,A、 B、C、D四个通道均有完整的复帧接收完毕,其同 步序列号分别为 0x0005 (A 通道)、0x0000 (B 通 道)、0x0006(C通道)、0X0005(D通道)、按照如 下方法进行通道延时分析:





第一步:比较各通道的当前同步序列号值,找 出同步序列号最小的通道,以此通道作为参考 通道;

第二步:将通道组内其他通道的同步序列号 值与参考通道同步序列号值做差,得到通道序列 号差值 delta\_idx,用此值计算需要延迟补偿的值. 如果 delta\_idx < T\_idx/2,则该通道需要延迟 delta \_idx;如果 delta\_idx > = T\_idx/2,则该通道需要延 迟(T\_idx - delta\_idx).

由上述算法可知:当通道间实际延迟大于 T\_ idx/2 时,无法获取正确的通道延迟.

### 2.3 通道延迟的补偿方法

在接收方向完成 E1 帧的复帧定帧后,就可 以提取出同步帧,将同一时间内所有通道的同步 帧提取出来,比较其同步帧值来控制相应缓存队 列的读取以完成通道延迟的补偿.

如图 4 所示,经过传输网络传输的 4 路 E1 数据,到达宿端的先后顺序如图 4 右侧所示. C 路 E1 链路数据在 t0 时刻最先到达, B 路 E1 链路数据在 t4 ~ t5 时刻最后到达. 当四路 E1 数据到达后,把经过复帧定帧后的数据写入相应的缓存队列 Q1、Q2、Q3、Q4,缓存队列采用 FIFO 原理实现. 为描述方便,假设每一帧数据经过缓存队列的最小缓存时间为 20 ms,即: t0 时刻将 C 通道的 0x0001 帧数据写入缓存队列 Q3,在 t10 时刻,能够在缓存队列的输出端读取 C 通道的 0x0001 帧数据.

在缓存队列的输出端(图4 左侧),Q3 队列中 首先有有效数据供处理,即t10 时刻,Q3 队列 FIFO 的状态非空,而Q1、Q2、Q4 队列 FIFO 的状 态是空.此时无法判断其他通道是否有数据需要 同步,所以假定其他通道无有效数据且不做任何 处理,仅将Q3队列FIFO中的0x0001帧数据读出 并发送到宿端设备.在t11时刻,C通道的0x0002 帧数据有效,而Q1、Q2、Q4队列FIFO的状态依旧 是空,仅将Q3队列FIFO中的0x0002帧数据读出 并发送到宿端设备.在t12时刻,Q1、Q3队列 FIFO的状态非空,而Q2、Q4队列FIFO的状态依 旧是空,此时对Q1、Q3队列FIFO中的复帧所携 带的同步帧序列号进行比较.因为Q1队列FIFO 中当前帧的同步序列号是0x0001,而Q3队列 FIFO中当前帧的同步序列号是0x0003,可以判断 Q1队列FIFO中的复帧较Q3队列FIFO中的复 帧的延时要大,故需要对Q3队列(C通道)进行 延时补偿,此时(t12时刻)停止从Q3队列FIFO 中读取数据,Q人Q1队列FIFO中读取数据.同 理,在t13时刻,Q1、Q3、Q4队列FIFO的状态非 空,而 Q2 队列 FIFO 的状态依旧是空,此时对 Q1、 Q3、Q4 队列 FIFO 中的复帧所携带的同步帧序列 号进行比较.因为 Q1 队列 FIFO 中当前帧的同步 序列号是 0x0002,而 Q3 队列 FIFO 中当前帧的同 步序列号是 0x0003,Q4 队列 FIFO 中当前帧的同 步序列号是 0x0002,此时可以判断 Q1、Q4 队列 FIFO 中的复帧较 Q3 队列 FIFO 中的复帧的延时 要大,故需要对 Q3 队列 (C 通道)进行延时补偿, 此时(t13 时刻)停止从 Q3 队列 FIFO 中读取数据,而仅从 Q1、Q4 队列 FIFO 中读取数据.按照上 述的处理方法,在 t21 时刻,所有队列 FIFO 的状 态均非空,且 FIFO 中当前帧的同步序列号均是 0x0005,此时可从四个缓存队列 FIFO 中同时读取 数据发送至宿端设备,至此完成同步过程,实现任 意信道的数据同步功能.





## 3 非成帧 E1 的任意数量信道同步 方法

在非成帧 E1 帧结构中,源数据以 IP 包的形 式进行 HDLC 封装,然后按照 E1 速率发送. 故在 非成帧 E1 的同步处理中,需要进行 HDLC 帧的处 理. 由于 HDLC 帧长的不确定性,同步帧的设计也 与成帧模式下的同步帧设计不同,此处的同步帧 实际为帧长很短的 HDLC 帧.

### 3.1 同步帧的构造及插入方法

3.1.1 同步帧的构造方法

同步帧采用类 HDLC 帧的格式设计,格式如下:

帧定界字节(8 bit,0x7e)+帧序号(16 bit,

0~65 535)+帧定界字节(8 bit,0x7e),为4 字节 结构,在有效 HDLC 帧间隙插入,一共有 65536 个 可识别序号.

3.1.2 同步帧的插入方法

由于非成帧 E1 的实现原理所限,其同步帧的插入时机无法实现等间隔、可控制、可预见,其插入时机及同步精度受 HDLC 帧的帧长所限. 假设 HDLC 的最大帧长为 12 800 bit,其同步帧的最小插入时间间隔为:12 800/256 帧 \* 125 us/帧 = 6.25 ms. 其 16 bit 同步序列号的补偿能力为 65 536 \* 6.25 ms = 409.6 s,能够满足绝大多数情况下的同步需求. 由于 HDLC 帧周期不固定,故当实际间隔在 6.25 ms 附近时,就可以进行同步帧的插入,如图 5 所示.



图 5 HDLC 同步帧的插入时机示意图

Fig. 5 The diagram of the timing of the insertion of HDLC synchronous frame

同步帧的具体插入操作方法较 2.1.2 节相比 仅需在插入同步帧前剔除 HDLC 空闲码和计算统 计 HDLC 帧长,其它与 2.1.2 节所描述的原理一 致,不再赘述.

3.2 通道延迟的解析方法

与2.2节所描述的原理一致,不再赘述.

3.3 通道延迟的补偿方法

与2.3节所描述的原理一致,不再赘述.

## 4 测试结果

对某企业在北京和青海两地间的实际传输网络(如图6所示)进行测试,具体测试数据如表2、表3所示,通过比较测试数据,证明使用该同步技术的产品较未使用该同步技术的产品具有更理想的同步效果.



图 6 某 E1 终端设备的应用拓扑图 Fig. 6 The application topology of some E1 terminal equipment

### 表 2 未使用同步技术的通道延时测试数据 Table 2 Time delay of test data of channel

synchronization technology unused

	~ <b>J</b>		
浬湈	绝对环回延时	绝对单向延时	通道间延时
週旦	/ms	/ms	/ms
CH1	43.321	21.660 5	0
CH2	51.43	25.715	4.054 5
CH3	51.826	25.913	4.252 5
CH4	51.848	25.924	4.263 5
CH5	58.695	29.347 5	7.687
CH6	58.603	29.301 5	7.641
CH7	58.684	29.342	7.681 5
CH8	57.949	28.974 5	7.314

## 表 3 使用同步技术的通道延时测试数据 Table 3 Time delay of test data of channel

synchronization technology used

通道	绝对环回延时 /ms	绝对单向延时 /ms	通道间延时 /ms
CH1	60.278	30.139	0
CH2	60.996	30.498	0.359
CH3	61.069	30.534 5	0.395 5
CH4	61.062	30.531	0.392
CH5	61.518	30.759	0.62
CH6	61.063	30.531 5	0.392 5
CH7	62.099	31.049 5	0.910 5
CH8	61.332	30.666	0.527

## 5 结 论

本文所讨论的任意数量信道同步方法,能够 有效解决 E1 设备多信道的同步需求,该方法同 步精度高,对于任意数量 E1 通道的同步具有极 佳的适应性,能够在 n 个通道工作时,m 个通道 (m < n)发生故障的情况下,不对其他通道产生影 响,可有效避免故障链路对非故障链路的影响.目 前,该技术已成功应用于某型 E1 传输设备上.

### 参考文献:

- The ITU Telecommunication Standardization Sector (ITU-T). G. 704 Synchronous frame structures used at 1544,6312,2048,8448 and 44736 kbit/s hierarchical levels[S]. Geneva: The International Telecommunication Union (ITU),1998.
- [2] The ITU Telecommunication Standardization Sector (ITU-T). G. 706 Frame alignment and cyclic redundancy check (CRC) procedures relating to basic frame structures defined in Recommendation G. 704[S]. Geneva: The International Telecommunication Union

(ITU),1991.

- [3] William Allen Simpson. RFC 1661 The Point-to-Point Protocol (PPP) [S]. California: The Internet Engineering Task Force (IETF), 1994.
- [4] 陈劲松,郭见兵,刘永飘. E1 数据时隙插入与同步提 取的实现研究[J].光通信技术,2012,36(1):1-3.
- [5] 闫辉,胡永辉,侯雷.基于 El 接口的时间同步系统关 键模块设计与仿真[J].时间频率学报,2012,35(4): 212-217.
- [6] 符世龙,陈松岩. 基于 FPGA 的以太网与 E1 网中的同 步动态随机存储控制器设计[J]. 厦门大学学报(自 然科学版),2013,52(3):360-365.
- [7] 耿立华,李占勇,王硕,等.一种基于 FPGA 的 E1 数字 传输分析仪成解帧实现方法[J]. 微计算机信息, 2012,28(9):212-213,223.
- [8] 孙洪武,马涛,葛红舞,等. SDH 光通信系统 E1 通道
  时间传递特性测试分析[J].电力系统通信,2012,33
  (4):36-41.
- [9] 于天泽,程华,于佳亮.关于再定时对于 E1 时钟传送 性能影响的测试及分析[J].电信工程技术与标准 化,2013,26(9):64-67.

(上接第17页)

首先对患者出院后体外辐射剂量水平进行研究, 确定了出院患者的安全距离.然后根据 Mountford 法对公众所受有效剂量进行估算,经估算除患者 配偶需要注意与患者的接触距离之外,患者接触 的其他周围公众处于安全的接触范围,但为进一 步降低公众所受照射量,建议与患者接触的公众 均尽可能的与患者保持一定距离和减少接触时 间,对于患者配偶应采取分房间就寝的原则减少 受照量.

### 参考文献:

[1] 颜新宇,颜玉班. 新型放射性核素骨显像剂的应用和

进展[J]. 医学综述,2011,17(8):1232-1235.

- [2] Mountford P J, O'Doherty M J, Forge N I, et al. Estimation of close contact doses to young infants from surface dose rates on radioactive adults [J]. Nuclear Medicine Communication, 1987, 8(11):857-863.
- [3] 黄海潮. 注射 18F 核素的患者体外外照射防护研究 [D]. 衡阳:南华大学,2008.
- [4] GB18871—2002 电离辐射防护与辐射源安全基本标 准[S].北京:中国标准出版社,2003.
- [5] ICRP. The 2007 Recommendations of the International Commission on Radiological Protection[R]. ICRP Publication 103,2007.