

文章编号:1673-0062(2014)02-0072-04

变阶数正负阶梯波产生电路的设计与实现

付喜锦

(陇东学院 电气工程学院,甘肃 庆阳 745000)

摘要:阶梯波是一种有用的脉冲波形.本文利用 DAC 转换器、计数器、数据选择器等电路,设计出变阶数正负极性交替出现的阶梯波产生电路.仿真结果表明,该电路能够产生一定频率、阶数和幅度的阶梯波形.

关键词:DAC 转换器;计数器;数据选择器;变阶数;正负阶梯波

中图分类号:TN782;TN784 **文献标识码:**B

Design and Implementation of the Generating Circuit for Order-variant Positive and Negative Step Wave

FU Xi-jin

(College of Electrical Engineering, Longdong University, Qingyang, Gansu 745000, China)

Abstract:The step wave is a useful pulse waveform. By using DAC converter, data selector and order-variant and so on, the generating circuit for order-variant positive and negative step wave alternating is designed. The simulation results show that the circuit can produce step wave for the certain frequency, order and the amplitude.

key words: DAC converter; counter; data selector; order-variant; positive and negative step wave

0 引言

阶梯波是一种取值不随时间连续变化的电信号,并且各个阶梯信号呈现规律性和取值具有离散性.在数字信息时代,由于阶梯波电信号的数字特性,因而在不少电子测量仪器、电路设计和控制装置中,常常要用到阶梯波电信号.然而,目前见到的资料,比如文献^[1-3]仅介绍单一极性的阶梯波

产生电路,还未见变阶数正负极性交替出现的阶梯波产生电路,因此,本文设计出一种变阶数正负极性交替出现的阶梯波产生电路.

1 电路组成结构

1.1 电路组成方框图

本文设计的电路组成方框图主要由 DAC 转换器、基准电压极性选择器、变进制计数器等组

成,如图 1 所示。

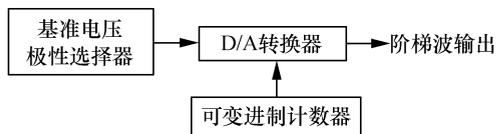


图 1 电路组成方框图

Fig.1 Circuit composition block diagram

1.2 电路组成原理图

图 2 为电路组成原理图。

2 主要部分电路的工作原理

2.1 基准电压极性选择器

基准电压极性选择器,由 4 选 1 数据选择器

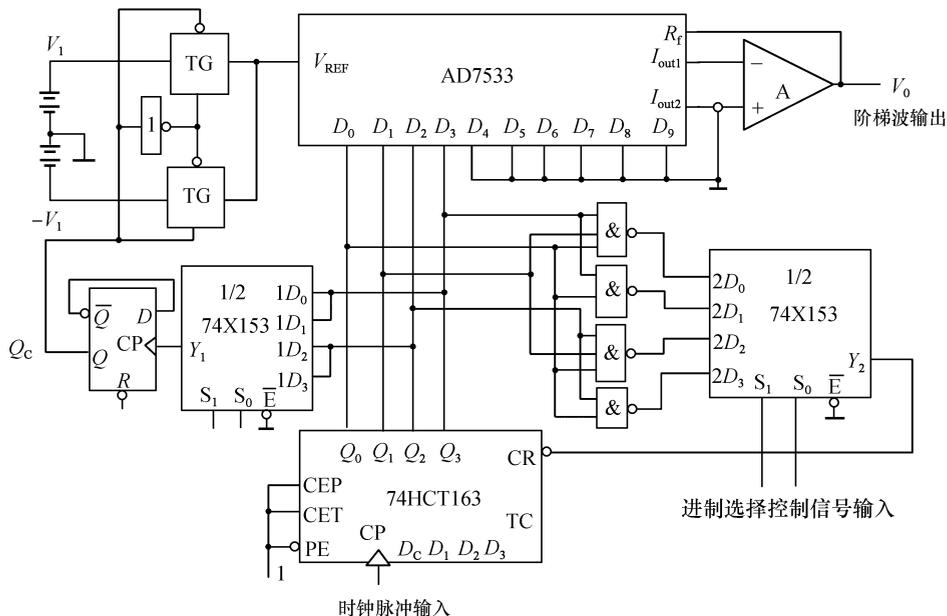


图 2 电路组成原理图

Fig.2 Circuit composition schematic diagram

2.2 可变进制计数器

可变进制计数器,是由四位二进制加计数器 74HCT163(或 74HCT161)和 4 选 1 数据选择器(在图中使能端 \bar{E} 已接地)等功能电路构成^[6]. 计数器 74HCT163 具有同步清零功能(而 74HCT161 具有异步清零功能),图中的计数器已接成计数状态,在时钟脉冲信号 CP 作用下进行计数,当进制选择控制信号 $S_1 S_0$ 的值分别取 00、01、10、11 时,可实现 12 进制、10 进制、8 进制和 6 进制的计

1/2 74X153(在图中使能端 \bar{E} 已接地)、D 触发器、2 个 CMOS 传输门 TG^[4] 和反相器构成的 2 选 1 数据选择器、电压源 V_1 和 $-V_1$ 组成. 使用时,首先使 D 触发器清零. 当计数器进行不同进制计数时^[5],通过 4 选 1 数据选择器的选择,当 D 触发器的输出 $Q_C = 1$ 时, $V_{REF} = -V_1 < 0$, 当 $Q_C = 0$ 时, $V_{REF} = V_1 > 0$. Q_C 是占空比为 50% 的方波(即信号 Q_C 的高电平持续时间和低电平持续时间相等)由 D 触发器产生,其周期 T_C 和阶梯波的阶数(或计数进制)及时钟脉冲 CP 信号的周期 T_{CP} 之间有一定的关系. 若要产生 12 级阶梯波、10 级阶梯波、8 级阶梯波、6 级阶梯波,则控制信号 Q_C 的周期分别为 $T_{C12} = 24T_{CP}$ 、 $T_{C10} = 20T_{CP}$ 、 $T_{C8} = 16T_{CP}$ 和 $T_{C6} = 12T_{CP}$.

数功能. 以上 4 种进制计数器的每个与非门和 4 选 1 数据选择器的总延迟时间 $T_S \leq T_{CP}$. 通过计数器可实现计数循环,从而也实现了阶梯波周期变化.

2.3 DAC 转换器

DAC 转换器是用美国 ADI 公司^[7]生产的电流输出型的 AD7533 芯片(或 AD7520 芯片)及外接基准电压源和运算放大器组成的,用来把数字信号转换为属于模拟信号的阶梯波信号输出. AD7533 具有结构简单,使用方便,功耗低,转换速

度较快,温度系数小,通用性强等优点,其内部结构见文献[1]介绍,这里不再赘述.运算放大器采用高精度低功耗的集成运放最佳. AD7533 它是一个10位CMOS电流开关型DAC转换电路,在图2中已将它的10位数字量的输入端中的高6位端 $D_4 \sim D_9$ 接地,相当于这6个端接数字量0;而保留了低4位数字量的输入端 $D_3 \sim D_0$,作为要转换的数字量的输入端.这样,根据这部分电路的工作原理^[1-3,8]则有:

$$V_0 = -\frac{V_{REF}}{2^{10}} \sum_{j=0}^9 D_j \cdot 2^j = -\frac{V_{REF}}{2^{10}} \sum_{j=0}^3 D_j \cdot 2^j \quad (1)$$

对于12进制,数字量 $D_3 D_2 D_1 D_0 = 0000 \sim 1011$;对于10进制,数字量 $D_3 D_2 D_1 D_0 = 0000 \sim 1001$;对于8进制,数字量 $D_3 D_2 D_1 D_0 = 0000 \sim$

0111;对于6进制,数字量 $D_3 D_2 D_1 D_0 = 0000 \sim 0101$.

当 $V_{REF} = -V_1 < 0$ 时, $V_0 > 0$,即得到正的阶梯波^[9-10];当 $V_{REF} = V_1 > 0$ 时, $V_0 < 0$,即得到负的阶梯波.若在输出端加上滤波电路,可得到其它类型的脉冲波形.

3 不同阶数的几种阶梯波电压波形

3.1 理论阶梯波电压波形

循环2个周期正负交替出现的阶梯波电压波形如图3所示.显然,输出信号频率与 T_{CP} 有关,输出信号的频率范围与组成电路的器件的电参数有关,采用本设计电路的器件,输出信号的频率范围在50 Hz ~ 250 000 Hz.

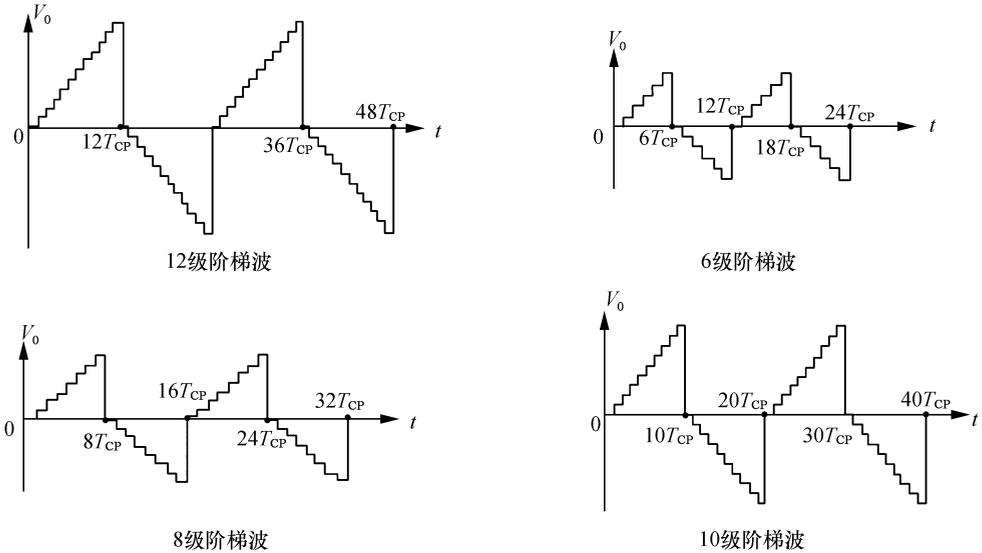


图3 6-12点2周期阶梯波形

Fig.3 6-12 point 2 period step waveform

3.2 仿真结果

对上述设计采用 ISIS Professional 软件进行仿真^[11],本设计中用74LS163产生十六进制的计数,将74LS163的输出Q0~Q3送到AD7533的低4位输入端,利用74LS163的输出Q2、Q3的高低电平,去控制4选1数据选择器74LS153的1D0~1D3,输出的1Y信号作为D触发器(74LS74)时钟脉冲,信号,输出的Qc控制2个CMOS传输门TG(CD4066CN)和反相器(CD40106)所构成的2选1数据选择器,用来切换AD7533的参考端 V_{REF} 的电压值^[12].

该设计可以保证在74LS163计数器输出值为0000~0111之间时,电压参考端 V_{REF} 为-5V;当74LS163的输出计数值在1000~1111之间时,电压参考端 V_{REF} 为+5V.为了保证可变进制计数器的要求^[7],将74LS163的输出Q0~Q3的电平连接在2输入与非门(CD4011)的输入端,作为4选1数据选择器74LS153的2D0~2D3的输入信号,在进制选择控制信号S1S0的作用下,实现阶梯波周期变化^[8].仿真时,74LS163的计数时钟为500Hz,经过运放LM324输出的电压波形如图4、图5所示.

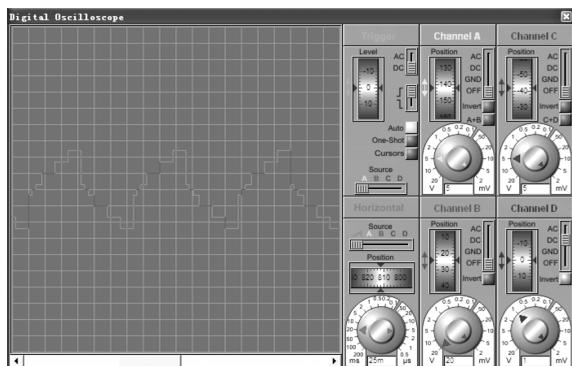


图4 仿真4点阶梯波形

Fig. 4 Simulated point 4 step waveform

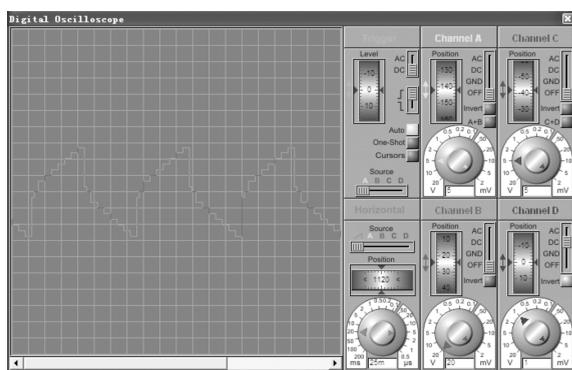


图5 仿真8点阶梯波形

Fig. 5 Simulated point 8 step waveform

4 结论

该阶梯波产生电路结构简单,能产生一定频率、阶数和幅度的阶梯波,相邻阶梯间信号幅值差相等,输出波形与CP信号同步,波形稳定,波顶

平坦,顶宽相等,阶梯幅度准确.根据使用需要能够产生阶梯个数变化的12、10、8和6个的阶梯波形,通过ISIS Professional软件仿真,结果表明,该设计方案满足变阶数正负阶梯波信号的灵活性及稳定性要求,具有一定的实用价值.

参考文献:

- [1] 康华光,华中科技大学电子技术课程组.电子技术:数字部分[M].5版.北京:高等教育出版社,2006.
- [2] 阎石,清华大学电子学教研组.数字电子技术基础[M].4版.北京:高等教育出版社,1998.
- [3] Michael D. Ciletti. Verilog HDL 高级数字设计[M].张雅琦,李镛等,译.北京:电子工业出版社,2005.
- [4] 王光怀. CMOS 传输门的应用[J].吉林师范大学学报(自然科学版),2005(4):83-84.
- [5] 吴援明,唐军.模拟电路分析与设计基础[M].北京:科学出版社,2010.
- [6] 贾秀美,张文爱,武培雄.数字电路硬件设计实践[M].北京:高等教育出版社,2008.
- [7] Morris Mano. Digital Design[M]. 3rd ed. USA: Prentice Hall,2002.
- [8] Tong Shibai. Analog electronics technology[M]. 2nd ed. Beijing: Higher Education Press,2000.
- [9] 李亚球,刘民.一种数字波形合成失真度的计算方法及实验验证[J].电子测量与仪器学报,2007,21(6):94-98.
- [10] Yon shi. Digital electronics technology[M]. 3rd ed. Beijing: Higher Education Press,1998.
- [11] 王鹏云.基于ISIS7 Professional的信号波形合成实验电路优化设计[J].新技术工艺,2012(7):68-70.
- [12] 梁向红.智能函数发生器的VHDL设计与仿真[J].江苏工业学院学报,2008,20(1):66-69.